

4/5/1

DIALOG(R)File 347:JAPIO

(c) 1999 JPO & JAPIO. All rts. reserv.

01448783 **Image available**
SOLID-STATE IMAGE PICKUP ELEMENT

PUB. NO.: 59 -160383 [JP 59160383 A]
PUBLISHED: September 11, 1984 (19840911)
INVENTOR(s): KANTANI MASASHI
APPLICANT(s): FUJI PHOTO FILM CO LTD [000520] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 58-033764 [JP 8333764]
FILED: March 03, 1983 (19830303)
INTL CLASS: [3] H04N-005/30
JAPIO CLASS: 44.6 (COMMUNICATION -- Television)
JAPIO KEYWORD: R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,
 MOS)
JOURNAL: Section: E, Section No. 290, Vol. 09, No. 10, Pg. 94, January
 17, 1985 (19850117)

ABSTRACT

PURPOSE: To prevent the generation of fixed pattern noise due to the parasitic capacity of a switching transistor (TR) by separating a vertical with a horizontal signal lines in impedance by an impedance converting circuit.

CONSTITUTION: A vertical scanning circuit SRV selects the 1st horizontal row in response to a horizontal synchronizing signal HD and excites TRs QV on the 1st row at a time during the one scanning (1H) period. In this 1H period, a horizontal scanning circuit SRH drives horizontal scanning TRs QH successively according to a pixel clock pulse PC, and a picture element signal generated at M image pickup cells PD according to light carriers is outputted successively to a signal line 16 through impedance converting circuits Q1 and Q2. Said impedance converting circuits Q1 and Q2 output no spike noise due to the parasitic capacity of said switching TRs QH.
?

⑩ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭59—160383

⑤ Int. Cl.³
H 04 N 5/30

識別記号

庁内整理番号
6940—5C

⑬ 公開 昭和59年(1984)9月11日

発明の数 1
審査請求 未請求

(全 6 頁)

⑭ 固体撮像素子

8番地富士写真フイルム株式会
社内

① 特 願 昭58—33764

① 出 願 人 富士写真フイルム株式会社

② 出 願 昭58(1983)3月3日

南足柄市中沼210番地

⑦ 発 明 者 乾谷正史

④ 代 理 人 弁理士 香取孝雄

神奈川県足柄上郡開成町宮台79

明 細 書

1. 発明の名称

固体撮像素子

2. 特許請求の範囲

1. 入射光に応じたキャリアを発生する撮像セルが複数配列された撮像セル配列と、

選択されると該撮像セルのキャリアに応じた映像信号を出力信号線に出力する出力手段と、

該出力手段を択一的に順次選択する選択手段とを含む固体撮像素子において、

前記出力手段は、前記出力信号線を撮像セルからインピーダンス分離して該出力信号線に低いインピーダンスを与えるインピーダンス変換回路を含むことを特徴とする固体撮像素子。

2. 特許請求の範囲第1項記載の固体撮像素子において、

前記撮像セル配列は、撮像セルが水平行および垂直列に配列された2次元配列であり、

前記出力手段は、該垂直列に含まれる各撮像セルの出力を共通に前記インピーダンス変換回路に

接続した第1のトランジスタと、

該インピーダンス変換回路の出力を水平行の方向に共通に前記出力信号線に接続した第2のトランジスタとを含み、

前記選択手段は、第1のトランジスタを水平行ごとに垂直方向に順次付勢する垂直走査回路と、

1つの水平行の第1のトランジスタが付勢されている間、第2のトランジスタを水平方向に順次付勢する水平走査回路とを含むことを特徴とする固体撮像素子。

3. 特許請求の範囲第2項記載の固体撮像素子において、該固体撮像素子はMOS型の固体撮像素子であり、前記インピーダンス変換回路はソースフォロワを含むことを特徴とする固体撮像素子。

4. 特許請求の範囲第3項記載の固体撮像素子において、前記第1のトランジスタが付勢されている期間内に、前記撮像セルのキャリアを排出させるリセット手段を含むことを特徴とする固体撮像素子。

5. 特許請求の範囲第2項乃至第4項のいずれかに記載の固体撮像素子において、前記撮像セルのキャリアを水平方向に排出させるリセット回路を含むことを特徴とする固体撮像素子。

3. 発明の詳細な説明

技術分野

本発明は固体撮像素子、とくに、撮像セルの配列を走査することによって時系列映像信号を出力する固体撮像素子に関するものである。とりわけMOS型の固体撮像素子に有利に適用される。

背景技術

従来のMOS型固体撮像素子は、撮像セルを走査するためのスイッチ用MOSトランジスタの寄生容量に起因する固定パターンノイズ(FPN)が発生する欠点があった。

とりわけ高速で動作するスイッチ用トランジスタ、すなわち水平走査用のMOSトランジスタのゲート・ソース間、およびゲート・ドレイン間に寄生容量が存在する。水平走査を行なうために、これらのMOSトランジスタのゲートに付勢パルス

を高速で順次印加してゆくと、それらの寄生容量を通してこの付勢パルスがスパイクノイズの形でMOSトランジスタの出力端、すなわち映像信号出力端に現われる。これらのMOSトランジスタのしきい値や寄生容量は各トランジスタ素子ごとに均一でないので、このスパイクノイズの大きさは画素ごとにばらつく。したがって、これらのスパイクノイズの包絡線は低周波成分を含み、映像信号出力端の先に設けられた低域フィルタを通過する。そこで、この映像信号を再生すると、水平方向の位置が固定されたパターン(例えばTV再生系で再生する場合に、たてじま状のスジとなるパターン)を有するノイズ、すなわち固定パターンノイズとなって再生画像に現れる。

目的

本発明はこのような従来技術の欠点を解消し、スイッチ用トランジスタの寄生容量に起因した固定パターンノイズを発生することのない固体撮像素子を提供することを目的とする。

発明の開示

査回路とを含んでもよい。

実施例の説明

次に添付図面を参照して本発明による固体撮像素子の実施例を詳細に説明する。

第1図に概略回路図で示す本発明による固体撮像素子の実施例は、M列の垂直列、N行の水平行(MおよびNは自然数)のアレイ状に配列された撮像セルPDを含み、2次元の撮像セル配列を構成している。各撮像セルPDはたとえばフォトダイオードなどの感光素子である。

本実施例では、撮像セルPDは陽極が基準電位、たとえばグランドに接続され、陰極はMOSトランジスタQVのソース・ドレイン路を通して垂直信号線10に接続されている。MOSトランジスタQVは垂直走査用のトランジスタであり、各トランジスタQVのゲートは水平方向に共通に垂直選択線12によってシフトレジスタSRVの1つの段に接続されている。シフトレジスタSRVは水平同期パルスHD(第2図)に応動して歩進し、垂直選択線12を順次択一的に選択する垂直走査回路である。

本発明によれば、入射光に応じたキャリアを発生する撮像セルが複数配列された撮像セル配列と、選択されると撮像セルのキャリアに応じた映像信号を出力信号線に出力する出力手段と、出力手段を択一的に順次選択する選択手段とを含む固体撮像素子において、出力手段は、出力信号線を撮像セルからインピーダンス分離して出力信号線に低いインピーダンスを与えるインピーダンス変換回路を含む。

本発明の態様によれば、撮像セル配列は、撮像セルが水平方向および垂直列に配列された2次元配列であり、出力手段は、垂直列に含まれる各撮像セルの出力を共通にインピーダンス変換回路に接続した第1のトランジスタと、インピーダンス変換回路の出力を水平方向に共通に出力信号線に接続した第2のトランジスタとを含み、選択手段は、第1のトランジスタを水平方向に垂直方向に順次付勢する垂直走査回路と、1つの水平方向の第1のトランジスタが付勢されている間、第2のトランジスタを水平方向に順次付勢する水平走

垂直信号線10は、各垂直列ごとに共通にトランジスタQVのドレーンをMOSトランジスタQ2のゲートに接続している。トランジスタQ2は、ドレーンが電源VDDに接続され、ソースは定電流源として機能するMOSトランジスタQ1を介して接地され、全体としてソースフォロワを構成している。垂直信号線10はまた、リセット用トランジスタQRのソース・ドレーン路を通してリセット電源VRDに接続されている。

トランジスタQ2のソースはまた、他のMOSトランジスタQHのソース・ドレーン路を通して水平信号線すなわち出力信号線18に接続されている。MOSトランジスタQHは水平走査用のトランジスタであり、各トランジスタQHのゲートは共通にシフトレジスタSRHの1つの段に接続されている。シフトレジスタSRHはピクセルクロックパルスPC(第2図)に応動して歩進し、トランジスタQHを順次択一的に付勢する水平走査回路である。このシフトレジスタSRHはM列の垂直信号線列に相当する段数Mに加えて更にM+1番目の段が形成され

ており、このM+1段はリセット線L4によって前記各リセット用トランジスタQRのゲートに共通に接続され、リセット回路を形成している。従ってリセット用トランジスタQRは1つの垂直線選択線12が選択されている期間内にこれに接続されている画像セルPDを各垂直信号線10と共にリセットすることとなる。

各垂直走査トランジスタQHのドレーンは共通に水平信号線18を通して前置増幅器20の入力に接続される。前置増幅器20の出力は映像信号帯域の低域フィルタ(LPF)24を通して映像出力端子26に接続されている。

ところで、従来のMOS型固体撮像素子では、本実施例におけるトランジスタQ1およびQ2が設けられておらず、垂直信号線10が直接トランジスタQHのソースに接続されていた。一方、水平走査用のスイッチングトランジスタQHは、そのゲート・ドレーン間およびゲート・ソース間に寄生容量を伴っている。したがって、水平走査シフトレジスタSRHの出力する水平走査パルスはこれらの寄生

容量を通して信号線10および18にスパイクノイズの形で現われる。信号線10および18、ならびにトランジスタQHのソース・ドレーン路は何らかの値の抵抗ないしはインピーダンスを有しているもので、これらに漏れ込んだスパイクノイズは、前述の寄生容量とこれらの抵抗ないしはインピーダンスの値との積で決まる時定数で減衰する。従来の固体撮像素子では信号伝送路の抵抗ないしはインピーダンスがある程度の値を有していたので、このスパイクノイズが画素信号に対してかなりの時間継続していた。

本発明によれば信号線10と18は、2つのトランジスタQ1およびQ2からなるインピーダンス変換回路によってインピーダンス分離されている。このインピーダンス変換回路は、前述のスパイクノイズの時定数を決める信号線のインピーダンスを低くする機能を果たしている。さらにソースフォロワによってインピーダンス変換回路を構成しているので、各MOSトランジスタQ1、Q2の電流増幅率がばらついていても、電圧増幅率がほぼ1であるため、

各MOSトランジスタQ1、Q2に起因した固定パターンノイズは発生しない。なお水平走査トランジスタQHをバイポーラトランジスタで構成した場合は、インピーダンス変換回路はバイポーラトランジスタによるエミッタフォロワ回路で構成することができ。

第2図に示すタイミング図を参照して本装置の動作を説明する。水平同期信号HDに応動して垂直走査回路SRVが1番目の水平行を選択し、その1走査(1H)期間中、第1行のトランジスタQVを一斉に付勢する。この1H期間中、水平走査回路SRHはピクセルクロックパルスPCに応動して水平走査トランジスタQHを順次駆動し、第1行に含まれるM個の画像セルPDに発生した光キャリアに応じた画素信号がインピーダンス変換回路Q1、Q2を介して順次信号線18に出力される。これは前置増幅器20およびLPF24を通して映像信号出力端子26に順次、映像信号として出力される。

本実施例においては垂直走査回路SRVによって1つの水平行を選択している期間の最終におい

て、読み出した水平行の、すなわちこの例では1番目の行に接続された撮像セルPD及び各垂直信号線10が一齐にリセットされる。このリセットは水平走査回路SRHがM+1段に歩進してリセットパルスがリセット用トランジスタQRのゲートに与えられてリセット用トランジスタQRが一齐に駆動されることによって1番目の行に接続された撮像セルPDに蓄積されていた光キャリア、及び各垂直信号線10に残留していたキャリアが電源VDDに排出され、リセット動作が行なわれる。

このようにして第1番目の水平行に接続された撮像セルPDの読出しが行なわれた後、次の水平同期パルスHDが発生して次の1H期間にはいると、垂直走査回路SRVはこれに反応して1段歩進し、2番目の水平行を選択し、同様の出力動作が行なわれる。

このようにして、水平行ごとに順次読出しが行なわれ、読出しの完了した水平行は順次リセットされ、N行×M画素のラスト走査が行なわれる。

第3図は本発明の固体撮像素子の他の実施例を

示す。この実施例は、第1図に示した固体撮像素子に更にフォーカルプレーン型のシャッタ機能を付加したものである。この例においては、撮像セルPDの陰極が更に他のMOSトランジスタQR2のソース・ドレイン路を通してリセット電源VRD2に接続されている。MOSトランジスタQR2はリセット用のトランジスタであり、各トランジスタQR2のゲートは水平行ごとに共通にリセット線18によってシフトレジスタSRRの1つの段に接続され、リセット回路を構成している。シフトレジスタSRRは例えば垂直シフトレジスタSRVに入力される水平同期パルスHD(第2図)に互いに異なる位相となるように応動して歩進し、リセット線18を順次択一的に付勢するシフトレジスタ回路である。このリセットパルスHRは水平同期パルスHDに対して位相を自在に設定しうるようになっており、1つの行を読み出した後の任意の期間でリセットさせることにより読出し動作とリセット動作との位相差に応じた露出時間のフォーカルプレーンシャッタ機能が電子的に実現される。

効 果

本発明による固体撮像素子はこのように構成されたことにより、スイッチング用トランジスタの寄生容量に起因する固定パターンノイズを映像信号から除去することができる。また固体撮像素子の撮像セルは、読出しによってもその蓄積電荷が排出されることがなく、基本的に非破壊読出しが可能である。

なお、本発明による固体撮像素子をMOS型2次元撮像セル配列の特定の実施例について説明したが、本発明はこれに限定されるものではない。

4. 図面の簡単な説明

第1図は本発明による固体撮像素子の実施例を示す概略回路図。

第2図は第1図の装置の動作を説明するためのタイミング図。

第3図は本発明による固体撮像素子の他の実施例を示す概略回路図である。

主要部分の符号の説明

10... 垂直信号線

12... 垂直選択線

14... リセット線

16... 水平信号線

PD... 撮像セル

Q1, Q2... インピーダンス変換回路

QH... 水平走査トランジスタ

QR... リセットトランジスタ

QV... 垂直走査トランジスタ

SRV... 垂直走査回路

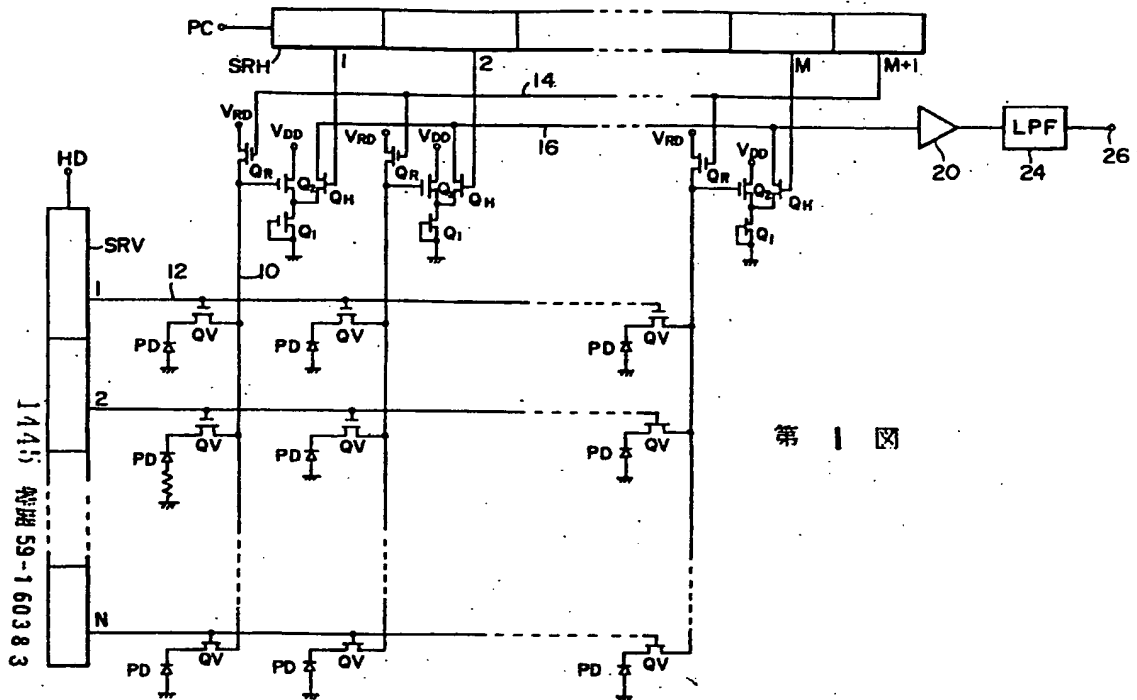
SRH... 水平走査回路

VR... リセット電圧

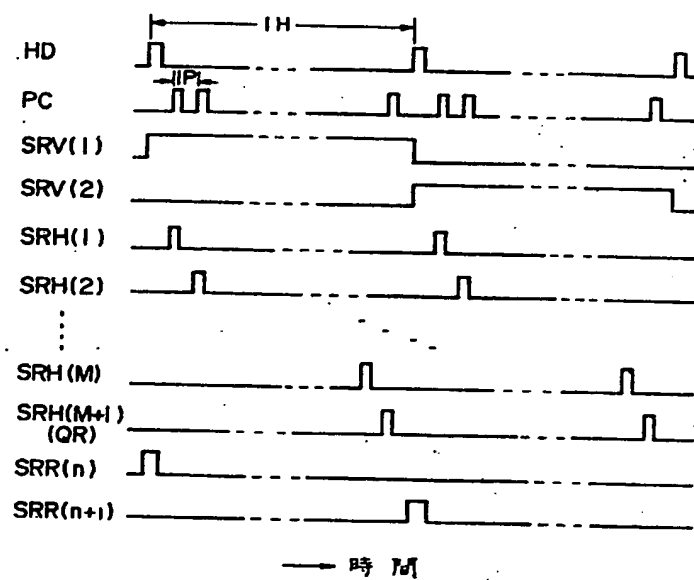
特許出願人 富士写真フイルム株式会社

代 理 人 取 幸 雄





第 2 図



第 3 図 PCo

